

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001228459 A**(43) Date of publication of application: **24.08.01**

(51) Int. Cl.

G02F 1/133
G09G 3/20
G09G 3/36

(21) Application number: **2000039521**(22) Date of filing: **17.02.00**(71) Applicant: **MINOLTA CO LTD**(72) Inventor: **MASAZUMI NAOKI**

(54) **DRIVING METHOD FOR LIQUID CRYSTAL
 DISPLAY ELEMENT AND LIQUID CRYSTAL
 DISPLAY DEVICE**

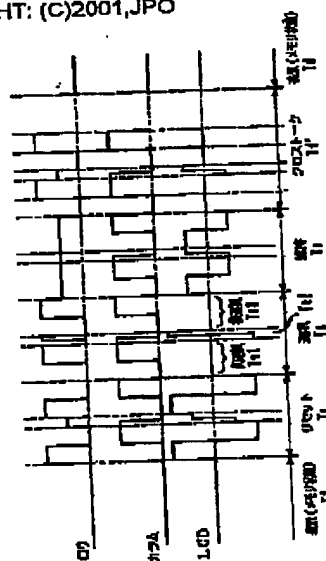
(57) Abstract:

PROBLEM TO BE SOLVED: To obtain a driving method which is capable of making display elements provided with liquid crystal indicating a cholesteric phase perform a display at high speed and also is capable of making them display halftones and in which output levels of drivers are managed to be small.

SOLUTION: This method is a driving method driving liquid crystal display elements indicating cholesteric phases capable of maintaining a display in an electric field-OFF state with plural scanning electrodes and plural signal electrodes which are intersected in a state in which they are opposed with each other in a matrix. This driving method includes a reset period T_r making liquid crystal to be in a homeotropic state, a selection period T_s for selecting the final display state and a sustenance period T_e for establishing the state selected in the selection period T_s and periods T_{s1} ,

T_{s3} when voltage value becomes zero substantially are provided before and after a period T_{s2} when selection pulse voltages are applied to the liquid crystal in the selection period T_s .

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-228459

(P 2 0 0 1 - 2 2 8 4 5 9 A)

(43) 公開日 平成13年8月24日 (2001.8.24)

(51) Int. Cl. ⁷	識別記号	F I	7-マコード (参考)
G02F 1/133	560	G02F 1/133	560 2H093
G09G 3/20	621	G09G 3/20	621 A 5C006
3/36		3/36	5C080

審査請求 未請求 請求項の数11 O L (全16頁)

(21) 出願番号 特願2000-39521 (P 2000-39521)

(22) 出願日 平成12年2月17日 (2000.2.17)

(71) 出願人 000006079

ミノルタ株式会社

大阪府大阪市中央区安土町二丁目3番13号

大阪国際ビル

(72) 発明者 将裕 直樹

大阪府大阪市中央区安土町二丁目3番13号

大阪国際ビル ミノルタ株式会社内

(74) 代理人 100091432

弁理士 森下 武一

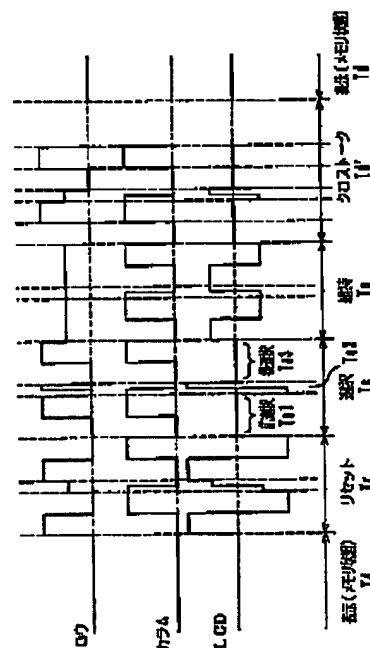
最終頁に続く

(54) 【発明の名称】 液晶表示素子の駆動方法及び液晶表示装置

(57) 【要約】

【課題】 コレステリック相を示す液晶を備えた表示素子を、高速でかつ中間調を表示でき、ドライバの出力レベルが少なく済む駆動方法を得る。

【解決手段】 電界オフ状態で表示を維持し得るコレステリック相を示す液晶表示素子を、互いに対向状態で交差する複数の走査電極と複数の信号電極とでマトリクス駆動する駆動方法。液晶をホメオトロピック状態にするリセット期間 T_r と、最終的な表示状態を選択するための選択期間 T_s と、該選択期間 T_s で選択された状態を確立するための維持期間 T_e とを含み、選択期間 T_s には選択パルス電圧を液晶に印加する期間 T_{s2} の前後に電圧値が実質的にゼロの期間 T_{s1} 、 T_{s3} を設けた。



(2)

特開2001-228459

2

【特許請求の範囲】

【請求項1】 電界オフ状態で表示を維持し得るコレステリック相を示す液晶を、互いに対向状態で交差する複数の走査電極と複数の信号電極とでマトリクス駆動する液晶表示素子の駆動方法であって、
液晶をホメオトロピック状態にするリセット期間と、最終的な表示状態を選択するための選択期間と、該選択期間で選択された状態を確立するための維持期間とを含み、選択期間には選択パルスを液晶に印加する期間の前後に液晶に印加する電圧値が実質的にゼロの期間を設けたこと、
を特徴とする駆動方法。

【請求項2】 所定の選択された走査電極の選択期間中に、次に選択された走査電極の選択期間が開始されることを特徴とする請求項1記載の駆動方法。

【請求項3】 リセット期間、選択期間及び維持期間は、これら三つの期間のうち最も短い期間の整数倍であることを特徴とする請求項1記載の駆動方法。

【請求項4】 選択パルスの電圧値がリセットパルスの電圧値以下であることを特徴とする請求項1記載の駆動方法。

【請求項5】 前記走査電極を一括選択して各走査電極上の各画素をリセットした後、所定の走査電極への選択期間中に、次に選択される走査電極には絶対値がゼロよりも大きい維持電圧を印加することを特徴とする請求項1、請求項2、請求項3又は請求項4記載の駆動方法。

【請求項6】 前記選択期間に印加される選択パルスのパルス幅を変調して表示状態を選択することを特徴とする請求項1、請求項2、請求項3、請求項4又は請求項5記載の駆動方法。

【請求項7】 電界オフ状態で表示を維持し得るコレステリック相を示す液晶を、互いに対向状態で交差する複数の走査電極と複数の信号電極とでマトリクス駆動する液晶表示素子の駆動方法であって、
非選択の走査電極上の画素に印加されるクロストーク電圧のエネルギーが、信号電極への印加電圧のエネルギーよりも小さいこと、
を特徴とする駆動方法。

【請求項8】 電界オフ状態で表示を維持し得るコレステリック相を示す液晶を、互いに対向状態で交差する複数の走査電極と複数の信号電極とでマトリクス駆動する液晶表示素子の駆動方法であって、
非選択の走査電極上の画素に印加されるクロストーク電圧のパルス幅が、信号電極への印加電圧のパルス幅よりも小さいこと、
を特徴とする駆動方法。

【請求項9】 請求項1、請求項2、請求項3、請求項4、請求項5、請求項6、請求項7又は請求項8記載の駆動方法にて駆動される液晶表示素子を備えたことを特徴とする液晶表示装置。

【請求項10】 電界オフ状態で表示を維持し得るコレステリック相を示す液晶を、互いに対向状態で交差する複数の走査電極と複数の信号電極とでマトリクス駆動する液晶表示装置であって、
前記走査電極に電圧を印加する走査電極用ドライバの出力が3値以下であり、前記信号電極に電圧を印加する信号電極用ドライバの出力が2値以下であること、
を特徴とする液晶表示装置。

【請求項11】 前記走査電極用ドライバと信号電極用ドライバのうち少なくとも一方には、互いに電圧値の異なる複数の電源に接続されたアナログスイッチが設けられていることを特徴とする請求項10記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示素子の駆動方法、詳しくは、電界オフ状態で表示を維持し得るコレステリック相を示す液晶を、互いに対向状態で交差する複数の走査電極と複数の信号電極とでマトリクス駆動する液晶表示素子の駆動方法及び該駆動方法で駆動される液晶表示素子を備えた液晶表示装置に関する。

【0002】

【従来の技術と課題】近年、デジタル情報を可視情報に再生する媒体として、室温でコレステリック相を示す液晶を用いた反射型の液晶表示素子が、電力消費が少なく、安価に製作できる利点に着目して種々開発、研究されている。しかし、この種のメモリ性液晶を用いた表示素子では、駆動速度が遅いという特有の欠点を有していることが判明している。

【0003】従来知られている先行文献としては、米国特許第5,748,277号明細書を挙げることができる。ここでは、双安定性を有する液晶を、ホメオトロピック状態にするプレパレーション期間と、フォーカルコンニク状態又はプレーナ状態にするためのセクション期間と、その状態を確定するためのエポリューション期間とで駆動する。セクション期間に印加される電圧値を高低2段階に制御することで液晶の表示状態を選択する。

【0004】しかしながら、このような駆動方法では、以下の問題点を有している。即ち、オン、オフの2階調表示しか実現できず、中間調を表示することが考慮されていない。また、駆動電圧の種類が走査電極の駆動ICでは7値、信号電極の駆動ICでは2値が少なくとも必要であり、ドライバのコストが上昇する。さらに、各画素には表示状態が確定した後も信号電極から書き込み用のパルス電圧がそのままの電圧値で印加され、クロストークで画像の劣化を生じる。

【0005】そこで、本発明の目的は、前記問題点を解決することのできる改良された液晶表示素子の駆動方法及び液晶表示装置を提供することにある。

(3)

特開2001-228459

3

【0006】

【発明の構成、作用及び効果】以上の目的を達成するため、第1の発明に係る駆動方法は、液晶をホメオトロピック状態にするリセット期間と、最終的な表示状態を選択するための選択期間と、該選択期間で選択された状態を確立するための維持期間とを含み、選択期間には選択パルスを液晶に印加する期間の前後に液晶に印加する電圧値が実質的にゼロの期間を設けたことを特徴とする。

【0007】第1の発明においては、リセット期間、選択期間及び維持期間において液晶を駆動することで、比較的高速で所望の表示を実現することができ、しかも、選択期間に電圧値が実質的にゼロの期間を設けたため、結果的に駆動用ドライバの出力レベル数を低減できる。

【0008】所定の選択された走査電極の選択期間中に、次に選択された走査電極の選択期間が開始されるようにしてもよい。リセット期間、選択期間及び維持期間は、これら三つの期間のうち最も短い期間の整数倍となるようにしてもよい。選択パルスの電圧値がリセットパルスの電圧値以下となるようにしてもよい。

【0009】また、走査電極を一括選択して各走査電極上の各画素をリセットした後、所定の走査電極への選択期間中に、次に選択される走査電極には絶対値がゼロよりも大きい維持電圧を印加するようにしてもよい。維持電圧を印加することで、リセットの状態を保つことができる。

【0010】また、選択期間に印加される選択パルスのパルス幅を調整して表示状態を選択するようにしてもよい。選択パルスのパルス幅を調整することにより、中間調の表示を実現することができる。

【0011】また、第2の発明に係る駆動方法は、非選択の走査電極上の画素に印加されるクロストーク電圧のエネルギーが、信号電極への印加電圧のエネルギーよりも小さいことを特徴とし、第3の発明に係る駆動方法は、非選択の走査電極上の画素に印加されるクロストーク電圧のパルス幅が、信号電極への印加電圧のパルス幅よりも小さいことを特徴とする。

【0012】第2及び第3の発明においては、クロストーク電圧のエネルギーが小さい、あるいはパルス幅が小さいので隣接画素からのクロストークの影響が小さくなり、画像の劣化を解消することができる。

【0013】一方、本発明に係る液晶表示装置は、電界オフ状態で表示を維持し得るコレステリック相を示す液晶を、互いに対向状態で交差する複数の走査電極と複数の信号電極とでマトリクス駆動する液晶表示装置であつて、液晶表示素子は前記駆動方法にて駆動される。また、前記走査電極に電圧を印加する走査電極用ドライバの出力が3値以下であり、前記信号電極に電圧を印加する信号電極用ドライバの出力が2値以下であることを特徴とする。

【0014】走査電極用ドライバと信号電極用ドライバ

4

のうち少なくとも一方に、互いに電圧値の異なる複数の電源に接続されたアナログスイッチを設けてもよい。こうすることにより、ドライバ自体の出力値の種類を少なくすることができる。

【0015】

【発明の実施の形態】以下、本発明に係る駆動方法及び液晶表示装置の実施形態について、添付図面を参照して説明する。

【0016】(液晶表示素子、図1～図4参照)まず、液晶表示装置を構成するコレステリック相を示す液晶を内蔵した液晶表示素子について説明する。

【0017】図1は単純マトリクス駆動方式による反射型のフルカラー液晶表示素子を示す。この液晶表示素子100は、光吸収層121の上に、赤色の選択反射と透明状態の切り換えにより表示を行う赤色表示層111Rを配し、その上に緑色の選択反射と透明状態の切り換えにより表示を行う緑色表示層111Gを積層し、さらに、その上に青色の選択反射と透明状態の切り換えにより表示を行う青色表示層111Bを積層したものである。

【0018】各表示層111R、111G、111Bは、それぞれ透明電極113、114を形成した透明基板112間に樹脂製柱状構造物115、液晶116及びスペーサ117を挟持したものである。透明電極113、114上には必要に応じて絶縁膜118、配向制御膜119が設けられる。また、基板112の外周部(表示領域外)には液晶116を封止するためのシール材120が設けられる。

【0019】透明電極113、114はそれぞれ駆動IC131、132(図4参照)に接続されており、透明電極113、114の間にそれぞれ所定の電圧が印加される。この印加電圧にตอบสนองして、液晶116が可視光を透過する透明状態と特定波長の可視光を選択的に反射する選択反射状態との間で表示が切り換えられる。

【0020】各表示層111R、111G、111Bに設けられている透明電極113、114は、それぞれ微細な間隔を保って平行に並べられた複数の帯状電極よりなり、その帯状電極の並ぶ向きが互いに直角方向となるように対向させてある。これら上下の帯状電極に順次通電が行われる。即ち、各液晶116に対してマトリクス状に順次電圧が印加されて表示が行われる。これをマトリクス駆動と称し、電極113、114が交差する部分が各画素を構成することになる。このようなマトリクス駆動を各表示層ごとに順次、もしくは同時に行うことにより液晶表示素子100にフルカラー画像の表示を行う。

【0021】詳しくは、2枚の基板間にコレステリック相を示す液晶を挟持した液晶表示素子では、液晶の状態をプレーナ状態とフォーカルコニック状態に切り換えて表示を行う。液晶がプレーナ状態の場合、コレステリック

(4)

特開2001-228459

5

ク液晶の螺旋ピッチをP、液晶の平均屈折率をnとすると、波長 $\lambda = P \cdot n$ の光が選択的に反射される。また、フォーカルコニック状態では、コレステリック液晶の選択反射波長が赤外光域にある場合には散乱し、それよりも短い場合には可視光を透過する。そのため、選択反射波長を可視光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態で選択反射色の表示、フォーカルコニック状態で黒の表示が可能になる。また、選択反射波長を赤外光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態では赤外光域の波長の光を反射するが可視光域の波長の光は透過するので黒の表示、フォーカルコニック状態で散乱による白の表示が可能になる。

【0022】各表示層111R、111G、111Bを積層した液晶表示素子100は、青色表示層111B及び緑色表示層111Gを液晶がフォーカルコニック配列となった透明状態とし、赤色表示層111Rを液晶がプレーナ配列となった選択反射状態とすることにより、赤色表示を行うことができる。また、青色表示層111Bを液晶がフォーカルコニック配列となった透明状態とし、緑色表示層111G及び赤色表示層111Rを液晶がプレーナ配列となった選択反射状態とすることにより、イエローの表示を行うことができる。同様に、各表示層の状態を透明状態と選択反射状態とを適宜選択することにより赤色、緑色、青色、白色、シアン、マゼンタ、イエロー、黒色の表示が可能である。さらに、各表示層111R、111G、111Bの状態として中間の選択反射状態を選択することにより中間色の表示が可能となり、フルカラー表示素子として利用できる。

【0023】透明基板112としては、無色透明のガラス板や透明樹脂フィルムを使用することができる。

【0024】透明電極113、114としてはITO (Indium Tin Oxide) 等の透明電極が使用可能であり、アルミニウム、シリコン等の金属電極、あるいはアモルファスシリコン、BSO (Bismuth Silicon Oxide) 等の光導電性膜を使用することもできる。また、最下層の透明電極114については光吸収体としての役割も含めて黒色の電極を使用することができる。

【0025】絶縁膜118はガスバリア層としても機能するように酸化シリコンなどの無機膜あるいはポリイミド樹脂、エポキシ樹脂などの有機膜が用いられ、基板112間のショートを防いだり、液晶の信頼性を向上させる。また、配向制御膜119としてはポリイミドが代表的なものである。

【0026】液晶116としては、室温でコレステリック相を示すものが好ましく、特に、ネマティック液晶にカイラルドーパントを添加することによって得られるカイラルネマティック液晶が好適である。

【0027】カイラルドーパントは、ネマティック液晶に添加された場合にネマティック液晶の分子を振る作用

6

を有する添加剤である。カイラルドーパントをネマティック液晶に添加することにより、所定の振れ間隔を有する液晶分子の螺旋構造が生じ、これによりコレステリック相を示す。

【0028】カイラルネマティック液晶は、カイラルドーパントの添加量を定めることにより、螺旋構造のピッチを変化させることができ、これにより液晶の選択反射波長を制御することができるという利点がある。なお、一般的には、液晶分子の螺旋構造のピッチを表す用語として、液晶分子の螺旋構造に沿って液晶分子が360度回転したときの分子間の距離で定義される「ヘリカルピッチ」を用いる。

【0029】柱状構造物115に使用する材料としては、例えば、熱可塑性樹脂を用いることができる。これには、加熱により軟化し冷却により固化する材料で、使用する液晶材料と化学反応を起こさないことと適度な弾性を有することが望まれる。

【0030】柱状構造物115は前記物質を公知の印刷方法を用い、図2に示すように、ドット柱状を形成するようにパターンを用いて印刷する。液晶表示素子100の大きさや、画素解像度により、断面形状の大きさや、配列ピッチ、形状(円柱、太鼓状、多角形等)は適宜選択される。また、電極113間に優先的に柱状構造物115を配置すると開口率が向上するのでより好ましい。

【0031】スペーサ117としては、加熱や加圧によって変形しない硬質材料からなる粒子が好ましい。例えば、ガラスファイバを微細化したもの、ボール状の珪酸ガラス、アルミナ粉末等の無機材料、あるいはジビニルベンゼン系架橋重合体やポリスチレン系架橋重合体等の有機系合成球状粒が使用可能である。

【0032】このように、2枚の基板112間のギャップを所定の大きさに保つ硬質のスペーサ117と、表示領域内に所定の配置規則に基づいて配置されて一対の基板112を接着支持する熱可塑性高分子材料を主成分とする樹脂構造物115とを設けることにより、基板112の全域にわたって両基板112を強固に支持すると共に、配列ムラがなく、しかも、低温環境下において気泡の発生を抑えることができる。なお、スペーサ117は必ずしも必要なものではない。

【0033】ここで、液晶表示素子100の製造例について簡単に説明する。まず、2枚の透明基板上にそれぞれ複数の帯状の透明電極を形成する。透明電極は、基板上にITO膜をスパッタリング法等で形成した後、フォトリソグラフィ法によりパターンニングを行って形成する。

【0034】次に、透明な絶縁膜や配向制御膜を各基板の透明電極形成面に形成する。絶縁膜及び配向制御膜は、それぞれ、酸化シリコン等の無機材料やポリイミド樹脂などの有機材料を用いて、スパッタリング法、スピンコート法、あるいはロールコート法など公知の方法に

(5)

特開2001-228459

8

7
よって形成することができる。なお、配向制御膜には通常ラビング処理は施さない。配向制御膜の働きはまだ明確でないが、配向制御膜の存在により、液晶分子に対してある程度のアンカリング効果を持たせることができるものと考えられ、液晶表示素子の特性が経時的に変化するのを防止することができる。また、これらの薄膜に色素を添加するなどしてカラーフィルタとしての機能を持たせ、色純度やコントラストを高めるようにしてもよい。

【0035】こうして透明電極、絶縁膜、及び配向制御膜が設けられた一方の基板の電極形成面に柱状構造物を形成する。柱状構造物は、樹脂を溶剤に溶解したペースト状の樹脂材料を、スクリーン版やメタルマスク等を介してスキージで押し出して平板上に載置した基板に印刷を行う印刷法、ディスペンサ法やインクジェット法などの、樹脂材料をノズルの先から基板上に吐出して形成する方法、あるいは、樹脂材料を平板あるいはローラ上に供給した後、これを基板表面に転写する転写法などにより形成することができる。柱状構造物の形成時の高さは、所望の液晶表示層の厚みより大きくすることが望ましい。

【0036】他方の基板の電極形成面には、紫外線硬化樹脂や熱硬化性樹脂等を用いてシール材を設ける。シール材は、基板の外縁部に連続する環状に配置する。シール材の配置は、前述した柱状構造物と同様に、ディスペンサ法やインクジェット法など樹脂をノズルの先から基板上に吐出して形成する方法や、スクリーン版、メタルマスク等を用いた印刷法、樹脂を平板あるいはローラ上に形成した後、透明基板上に転写する転写法などによって行えばよい。さらに、少なくとも一方の基板の表面に、従来公知の方法によりスペーサを散布する。

【0037】そして、これら一対の基板を電極形成面が対向するように重ね合わせ、この基板対の両側から加圧しながら加熱する。加圧及び加熱は、例えば、図25に示すように、平板150上に柱状構造物115が形成された基板112aを載せ、対向基板112bを重ねて、端部から加熱・加圧ローラ151により加熱・加圧しながら、ローラ151と平板150との間を通過させることにより行うことができる。このような方法を用いると、フィルム基板などの可撓性を有するフレキシブル基板を用いても精度よくセルを作製することができる。熱可塑性高分子材料で柱状構造物を形成しておくと、柱状構造物を加熱により軟化させ冷却により固化させて、柱状構造物で両基板を接着させることができる。また、シール材として熱硬化性樹脂材料を用いた場合は、この基板の重ね合わせの際の加熱によりシール材を硬化させる

【0038】この重ね合わせ工程において、液晶材料を一方の基板上に滴下し、基板の重ね合わせと同時に液晶材料を液晶素子に注入する。この場合、予めスペーサを

液晶材料に含ませておき、これを少なくとも一方の基板の帯状電極形成面に滴下すればよい。

【0039】液晶材料を基板の端部に滴下し、ローラで基板を重ね合わせながら液晶材料を他端へと押し広げることにより、基板全域に液晶材料を充填することができる。こうすることにより、基板を重ね合わせる際に生じた気泡を液晶材料に巻き込むのを低減することができる。

【0040】その後、少なくとも柱状構造物を構成する樹脂材料の軟化温度以下に基板温度が低下するまで基板を加圧し続けてから加圧を停止し、さらに、シール材として光硬化性樹脂材料を用いた場合は、その後に光照射を行ってシール材を硬化させる。

【0041】同様の手順で、液晶材料を選択反射波長が異なるものに変更し、青色表示用、緑色表示用、および赤色表示用のセルを作製する。こうして作製したセルを3層に積層し、これらを接着剤で貼りつけ、さらに最下層に光吸収層を設けてフルカラーの液晶表示素子とする。

【0042】液晶表示素子100の画素構成は、図4に示すように、それぞれ複数本の走査電極R1、R2～Rmと信号電極C1、C2～Cn(n、mは自然数)とのマトリクスで表される。走査電極R1、R2～Rmは走査駆動IC131の出力端子に接続され、信号電極C1、C2～Cnは信号駆動IC132の出力端子に接続されている。

【0043】走査駆動IC131は、走査電極R1、R2～Rmのうち所定のものに選択信号を出力して選択状態とする一方、その他の電極には非選択信号を出力し非選択状態とする。走査駆動IC131は、所定の時間間隔で電極を切り換えながら順次各走査電極R1、R2～Rmに選択信号を印加してゆく。一方、信号駆動IC132は、選択状態にある走査電極R1、R2～Rm上の各画素を書き換えるべく、画像データに応じた信号を各信号電極C1、C2～Cnに同時に出力する。例えば、走査電極Raが選択されると(aはa≤mを満たす自然数)、この走査電極Raと各信号電極C1、C2～Cnとの交差部分の画素LRa-C1～LRa-Cnが同時に書き換えられる。これにより、各画素における走査電極と信号電極との電圧差が画素の書き換え電圧となり、各画素がこの書き換え電圧に応じて書き換えられる。

【0044】駆動回路は中央処理装置135、LCDコントローラ136、画像処理装置137、画像メモリ138及び駆動IC(ドライバ)131、132にて構成され、画像メモリ138に記憶された画像データに基づいてLCDコントローラ136が駆動IC131、132を制御し、液晶表示素子100の各走査電極及び信号電極間に順次電圧を印加し、液晶表示素子100に画像を書き込む。駆動IC131、132の詳細な構成については後述する。

(6)

特開2001-228459

9

10

【0045】ここで、コレステリック相を示す液晶の振れを解くための第1の閾値電圧を V_{th1} とすると、電圧 V_{th1} を十分な時間印加した後に電圧を第1の閾値電圧 V_{th1} よりも小さい第2の閾値電圧 V_{th2} 以下に下げるとプレーナ状態になる。また、 V_{th2} 以上で V_{th1} 以下の電圧を十分な時間印加するとフォーカルコニック状態になる。この二つの状態は電圧印加を停止した後でも安定に維持される。また、 $V_{th1} \sim V_{th2}$ 間の電圧を印加することにより、中間調の表示、即ち、階調表示が可能である。

【0046】なお、部分的に書き換えを行う場合は、書き換えたい部分を含むように特定の走査ラインのみを順次選択するようにすればよい。これにより、必要な部分のみを短時間で書き換えることができる。

【0047】各画素の書き換えは前述した方法で行うことができるが、既に画像が表示されている場合、この画像による影響をなくすために、書き換え前に各画素を全て同じ表示状態にリセットすることが好ましい。リセットは全画素を一括して行ってもよいし、走査電極ごとに行ってもよい。

【0048】部分的に書き換えを行う場合は、各走査ラインごとにリセットを行うか、書き換えたい部分を含む特定の走査ライン間のみを一括してリセットすればよい。

【0049】なお、前記液晶表示素子100においては、樹脂製柱状構造物が液晶表示層内に含まれる素子構成について説明した。このような構成は、フィルム基板を用いて軽くしかも表示特性の優れた液晶表示素子を作製することができると共に、大型化が容易で、駆動電圧が比較的小さい、衝撃に強いといった種々の優れた特徴を有しており特に有用なものである。

【0050】しかし、メモリ性液晶自体は必ずしもこの構成に限定されるわけではなく、従来公知の高分子の3次元網目構造のなかに液晶が分散された、あるいは、液晶中に高分子の3次元網目構造が形成された、いわゆる高分子分散型の液晶複合膜として液晶表示層を構成することも可能である。

【0051】(駆動原理、図5、図6参照) まず、本発明に係る駆動方法の駆動原理について説明する。なお、ここでは、交流化されたパルス波形を用いた具体例を挙げて説明するが、本発明に係る駆動方法がこの波形に限定されないことはいうまでもない。この例の駆動方法は、図5に示すように、大きく分けて、リセット期間 T_r と選択期間 T_s と維持期間 T_e と表示期間 T_d とから構成されている。

【0052】なお、図5において、図の上段にはある一面素の液晶(LCD1)に印加される駆動波形を示し、図の下段には、各期間における液晶の状態を模式的に示している。図5に示すように、本例ではリセット期間 T_r が選択期間 T_s の2倍、維持期間 T_e が選択期間 T_s

の3倍の長さに設定されている。従って、選択期間 T_s の6倍の期間で1ラインの書き換えが完了することになり、線順次駆動した場合には6ライン分の帯状の暗部が走って見えることになる。

【0053】リセット期間 T_r では、まず最初に、書き込みを行う走査電極上の画素に絶対値 V_r の電圧を印加することにより、この走査電極上の画素はホメオトロピック状態にリセットされる(図5中a参照)。

【0054】選択期間 T_s はさらに三つの期間(前選択期間 T_{s1} 、選択パルス印加期間 T_{s2} 、後選択期間 T_{s3})から構成されている。前選択期間 T_{s1} では、書き込みを行う走査電極上の画素に作用する電圧をゼロにする。このとき、液晶は捻れが少しだけ戻った状態(第1遷移状態)になると考えられる(図5中b参照)。次に、表示しようとする画像に応じた選択パルスを印加する(選択パルス印加期間 T_{s2})。この選択パルス印加期間 T_{s2} では、最終的にプレーナ状態を選択したい画素とフォーカルコニック状態を選択したい画素とは、印加するパルスの形状が異なる。そこで、選択パルス印加期間 T_{s2} 以降については、プレーナ状態を選択する場合と、フォーカルコニック状態を選択する場合とに分けて説明する。

【0055】プレーナ状態を選択する場合には、選択パルス印加期間 T_{s2} に絶対値 V_{s1} の選択パルスを印加し、再び液晶をホメオトロピック状態にする(図5中c1参照)。その後、後選択期間 T_{s3} で電圧をゼロにすると、液晶は捻れが少しだけ戻った状態になる(図5中d1参照)。この状態は先の第1遷移状態にほぼ等しいと考えられる。

【0056】その後の維持期間 T_e では、まず最初に、書き込みを行う走査電極上の画素に絶対値 V_e のパルス電圧を印加する。先の選択期間 T_s で捻れが少しだけ戻った状態になった液晶は、このパルス電圧 V_e の印加で再び捻れが解け、ホメオトロピック状態になる(図5中e1参照)。

【0057】表示期間 T_d では、液晶に印加される電圧をゼロにする。ホメオトロピック状態の液晶は電圧をゼロにすることにより、プレーナ状態となる(図5中f1参照)。このようにして、プレーナ状態が選択される。

【0058】一方、最終的にフォーカルコニック状態を選択したい場合には、選択パルス印加期間 T_{s2} に、液晶にかかる電圧をゼロにする。これにより、液晶の捻れがさらに戻った状態(第2遷移状態)となる(図5中c2参照)。そして、後選択期間 T_{s3} は、プレーナ状態を選択する場合と同様に、液晶にかかる電圧をゼロにする。こうすることにより、液晶は捻れが戻って、ヘリカルピッチが2倍程度に広がった状態(第3遷移状態)になるものと考えられる(図5中d2参照)。なお、この状態は、先に示した米国特許第5,748,277号明細書に記載されているトランジェントプレーナと呼ばれ

(7)

特開2001-228459

11

12

る状態に近いと考えられる。

【0059】その後の維持期間 T_e では、プレーナ状態を選択する場合と同様に、書き込みを行う走査ライン上の画素に絶対値 V_e のパルス電圧を印加する。先の選択期間 T_s で捨てが戻ってきた液晶は、このパルス電圧 V_e の印加でフォーカルコニック状態へと遷移する（第4遷移状態、図5中e2参照）。

【0060】表示期間 T_d では、プレーナ状態を選択する場合と同様に、液晶に印加される電圧をゼロにする。フォーカルコニック状態の液晶は電圧をゼロにしても、フォーカルコニック状態のまま固定される。このようにして、フォーカルコニック状態が選択される（図5中f2参照）。

【0061】前述のように、選択期間 T_s の中央の短い時間、即ち、選択パルス印加期間 T_{s2} に印加する選択パルスにより、最終的な液晶の表示状態が選択できる。また、この選択パルスのパルス幅を調整することにより、具体的には、信号電極に印加するパルスの形状を画像データに応じて変化させることにより、中間調の表示が可能である。

【0062】このように、前選択期間 T_{s1} 及び後選択期間 T_{s3} に液晶に印加する電圧値をゼロにして、休止期間とすることにより、後述するような簡素なドライバ構成を採用することができ、コスト低減により有効となる。勿論、電圧はゼロでなく、ゼロに近い値であって実質的に電圧が作用しない程度の電圧値の範囲内であってもよい。

【0063】図6は、マトリクス状に配された複数画素の中のある画素の液晶にかかる駆動電圧波形と、この波形を得るための走査電極（ロウ）と信号電極（カラム）の波形の一例を示す。図6において、ロウとは走査電極上の1ラインを意味し、カラムとは信号電極上の1ラインを意味する。また、LCDとは前記ロウとカラムとが交差する部分の一画素分の液晶層を意味する。

【0064】図6に示すように、マトリクス駆動の場合は、維持期間 T_e を経過した後も他の走査電極上の画素にデータを書き込むため、所定電圧がクロストーク電圧として信号電極から印加される。このクロストーク電圧が印加される期間をクロストーク期間 $T_{d'}$ と称する。このクロストーク電圧はパルス幅が小さくてエネルギーが小さいため、液晶の状態にはほとんど影響を及ぼさない。

【0065】全ての走査電極の選択が完了し、最後に選択された走査電極の維持期間 T_e が終了すると、他の走査電極のクロストーク期間 $T_{d'}$ が全て終了し、全走査電極及び信号電極への印加電圧をゼロにして表示期間 T_d となる。そして、次の書き換えまでこの状態が継続される。

【0066】なお、図6では、簡略化のため、リセット期間 T_r 、選択期間 T_s 、維持期間 T_e 及びクロスト

ク期間 $T_{d'}$ の長さを全て等しくして図示している。また、同じ理由で図6ではカラムの信号は全てプレーナ状態を選択するためのパルスとして描いている。

【0067】以下、マトリクス駆動波形の具体例について説明する。なお、以下に示す例1～例4において、ロウ1～3とは順に選択される3本の走査電極を意味し、カラムとは前記各走査電極に交差する1本の信号電極を意味し、LCD1～3とはロウ1～3とカラムとの交差部に形成される三つの画素に相当する液晶層を意味する。

【0068】（マトリクス駆動の例1）先に述べたように、本実施形態の駆動方法においては、リセット期間、選択期間、維持期間及びクロストーク期間を有する。さらに、選択期間は、前選択期間、選択パルス印加期間及び後選択期間の三つに分かれており、選択期間のうちの一部分にのみ選択パルスが印加される。

【0069】選択パルスは書き込み対象画素に表示させる画像データにより形状を定める必要があり、カラムには画像データに応じて異なる形状の選択パルスを印加しなければならない。一方、前選択期間及び後選択期間では、常に画素内の液晶には電圧ゼロを印加するので、電圧ゼロを得られるような、ロウ、カラムともにある決まったパルス波形の組合せを用いることができる。図7に示す例1では、このことを利用して、複数の走査電極上の画素に対して、リセットと維持と表示とを同時に行っている。

【0070】例えば、LCD2が前選択期間にあるとき、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V_1$ を印加し、ロウ1には $+V_1/2$ の電圧を印加する。このとき、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加すると、LCD3には電圧 $\pm V_R = \pm V_1$ のリセットパルスが、LCD2には電圧ゼロが、LCD1には電圧 $\pm V_e = \pm V_1/2$ の維持パルスが印加される。

【0071】LCD2が選択パルス印加期間にあるときは、カラムからは画像データによって異なる形状のデータパルス（電圧 $+V_1$ ）が印加されるため、ロウ1、ロウ3ともに電圧 $+V_1/2$ のパルスを印加して、LCD1、LCD3には $\pm V_1/2$ の電圧がかかるようにする。ロウ2には電圧 $+V_1$ のパルスを印加し、カラムに印加するデータパルスとの電圧差（ $\pm V_1$ 又はゼロ）が、電圧 $\pm V_{se1}$ の選択パルスとしてLCD2に印加される。カラムに印加するデータパルスの形状を変化させることで、選択パルスのパルス幅を変化させることができる。

【0072】後選択期間では、前選択期間と同様のことを行う。即ち、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V_1$ を印加し、ロウ1には $+V_1/2$ の電圧を印加する。そして、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加することにより、LCD3に

50

(8)

特開2001-228459

14

13
電圧 $\pm V_R = \pm V_1$ のリセットパルス、LCD2に電圧ゼロ、LCD1に電圧 $\pm V_e = \pm V_1/2$ の維持パルスを印加する。

【0073】リセット期間、選択期間及び維持期間以外の期間は、各走査電極には、他の走査電極の前選択期間及び後選択期間に信号電極から印加するデータパルスと同じ位相の波形を印加し、他の走査電極の選択パルス印加期間には電圧 $+V_1/2$ のパルスを印加する。こうすることによって、この部分の液晶には、画像データに応じて、選択パルスと同じパルス幅で、電圧 $\pm V_1/2$ のクロストーク電圧が印加される。このクロストーク電圧は、パルス幅が狭いため、液晶の表示状態には影響を及ぼさない。

【0074】以上のパルス電圧の印加を各走査電極に対して順次繰返し実行することにより、画像表示を行うことができる。各走査電極の選択は線順次で行ってもよいし、任意の順序で行ってもよい。また、任意の走査電極に前記リセットパルス、選択パルス、維持パルスを印加することができるので、部分交換を行うこともできる。

【0075】なお、例1では、駆動ICに必要な出力電圧数は、ロウ側が3値(V_1 、 $V_1/2$ 、GND)、コラム側が2値(V_1 、GND)となる。

【0076】(例1の駆動IC構成例)図7に示す駆動波形を出力する走査駆動ICの内部回路を図8に示す。走査駆動ICは、シフトレジスタ300、ラッチ301、デコーダ302及びレベルシフタ/高耐圧3値ドライバ303を含む。この走査駆動ICでは、デコーダ3

(表1)

期間名	MODE1				MODE2			
	DATA1	DATA2	PC	出力	DATA1	DATA2	PC	出力
リセット	1	0	0	Vr1	1	0	0	Vr2
維持	0	1	0	Vr2	0	1	0	Vr2
表示	0	0	0	GND	0	0	0	Vr2
選択	1	1	0	GND	1	1	0	GND
リセット	1	0	1	GND	1	0	1	Vr2
維持	0	1	1	Vr2	0	1	1	Vr2
表示	0	0	1	Vr1	0	0	1	Vr2
選択	1	1	1	Vr1	1	1	1	Vr1

【0080】次に、図7に示す駆動波形を出力する信号駆動ICの内部回路を図9に示す。信号駆動ICは、シフトレジスタ500、ラッチ501、コンパレータ502、デコーダ503、レベルシフタ/高耐圧ドライバ504及びカウンタ505を含む。この信号駆動ICでは、デコーダ503へ出力禁止信号OEと極性反転信号

02へモード切替え信号MODEと極性反転信号PCとが入力され、ラッチ301へストロブ信号STBが入力され、シフトレジスタ300へデータ信号DATAとシフトクロック信号CLKとクリア信号CLRとが入力される。

【0077】前記走査駆動ICの動作を以下に示す。シフトレジスタ300へ入力される2ビットデータ信号DATAとシフトクロック信号CLKにより、シフトレジスタ300に2ビットのデータをセットする。次に、ストロブ信号STBにより、シフトレジスタ300のデータをラッチ301でラッチする。ラッチされた2ビットのデータ信号DATA、極性反転信号PC及びモード切替え信号MODEにより、デコーダ302がこの2ビットデータ信号DATAをデコードし、レベルシフタ/高耐圧3値ドライバ303を駆動する。レベルシフタ/高耐圧3値ドライバ303は、Vr1、Vr2、GNDの3値のうち、任意の電圧値を出力する。

【0078】以下に示す表1は走査駆動ICの真理値表である。表1に示すように、2ビットのデータ信号DATA1、2、極性反転信号PC、モード切替え信号MODE1、2の組み合わせによって、Vr1、Vr2、GNDの3値のうち、任意の電圧値を出力できる。Vr1 $=V_1$ 、Vr2 $=V_1/2$ を高耐圧3値ドライバ303に入力することにより、図7に示す走査波形を出力することができる。

【0079】

【表1】

PCとが入力され、ラッチ501へストロブ信号STBが入力され、シフトレジスタ500へ8ビットのデータ信号DATAとシフトクロック信号CLKとクリア信号CLRとが入力され、カウンタ505へクロック信号CLKとクリア信号CLRとが入力される。

【0081】前記信号駆動ICの動作について説明す

(9)

15

る。シフトレジスタ500へ入力される8ビットデータ信号DATAとシフトクロック信号CLKにより、シフトレジスタ500に8ビットのデータをセットする。次に、ストローブ信号STBにより、シフトレジスタ500のデータはラッチ501にラッチされる。ここで、カウンタ505へ入力されるクロック信号CLKにより、その8ビットの出力をゼロからカウントアップする。コンパレータ502は、ラッチ501の出力とカウンタ505の出力とを比較し、ラッチ501の出力が大きい場合、ハイレベルの信号を出力する。また、カウンタ505のカウントアップが進み、ラッチ501の出力が小さくなると、ローレベルの信号を出力する。そして、コンパレータ502の出力、出力禁止信号OE及び極性反転信号PCにより、デコーダ503からレベルシフタ/高耐圧ドライバ504を駆動するための信号が出力される。

【0082】以下に示す表2は信号駆動ICの真理値表である。表2に示すように、コンパレータ502の出力、出力禁止信号OE、極性反転信号PCの組み合わせによって、Vc1、GNDの2種類の電圧を出力することができる。Vc1=V1を入力することにより、図7に示すデータ波形を出力することができる。

【0083】

(表2)

コンパレータ出力	OE	PC	出力
1	0	0	Vc1
1	0	1	GND
0	0	0	GND
0	0	1	Vc1
	1	0	ALL GND
	1	1	ALL Vc1

【0084】前述の如く、走査側3値、信号側2値のドライバを使用することで、駆動ICコストを低減することができる。

【0085】(マトリクス駆動の例2) 前記例1では、選択期間に印加する選択パルスの電圧Vse1がリセットパルスの電圧Vp=V1と等しくなっていたのに対して、ここで説明する例2では、選択パルスの電圧Vse1を電圧V1とは異なる電圧V2(具体的にはV1より小さい値)に設定したものである。例2では、選択パルスの電圧をリセットパルスの電圧より小さくすることにより、エネルギーのロスが小さくなり、中間調制御が容易になる。図10は例2の駆動波形を示す。

【0086】例えば、LCD2が前選択期間にあるとき、ロウ2及びロウ3には異なる位相のパルス電圧+V1を印加し、ロウ1には+V1/2の電圧を印加する。

特開2001-228459

16

このとき、カラムにロウ3と異なる位相のパルス電圧+V1を印加すると、LCD3には電圧 $\pm V_r = \pm V1$ のリセットパルスが、LCD2には電圧ゼロが、LCD1には電圧 $\pm V_e = \pm V1/2$ の維持パルスが印加される。

【0087】LCD2が選択パルス印加期間にあるときは、カラムからは画像データによって異なる形状のデータパルス(電圧+V2)が印加されるため、ロウ1、ロウ3とともに電圧+V2/2のパルスを印加して、LCD1、LCD3には $\pm V2/2$ の電圧がかかるようにする。ロウ2には電圧+V2を印加し、カラムに印加するデータパルスとの電圧差($\pm V2$ 又はゼロ)が、電圧 $\pm Vse1$ の選択パルスとしてLCD2に印加される。カラムに印加するデータパルスの形状を変化させることで、選択パルスのパルス幅を変化させることができる。

【0088】後選択期間では、前選択期間と同様にしてロウ1~3及びカラムにパルスを印加する。

【0089】リセット期間、選択期間及び維持期間以外の期間は、各走査電極には、前選択期間及び後選択期間に信号電極から印加するデータパルスと同じ位相の波形を印加し、他の走査電極の選択パルス印加期間には電圧+V2/2のパルスを印加する。こうすることによって、この部分の液晶には、画像データに応じて、選択パルスと同じパルス幅で、電圧 $\pm V2/2$ のクロストーク電圧が印加される。このクロストーク電圧は、パルス幅が狭いため、液晶の表示状態には影響を及ぼさない。

【0090】以上のパルス電圧の印加を各走査電極に対して順次繰返し実行することにより、画像表示を行うことができる。勿論、部分音換えも可能である。

【0091】なお、例2では、駆動ICに必要な出力電圧数は、ロウ側が5値(V1、V1/2、V2、V2/2、GND)、カラム側が3値(V1、V2、GND)となる。

【0092】(例2の駆動IC構成例) 図10に示す駆動波形を出力する走査駆動ICの内部回路を図11に示す。この走査駆動ICは、図8に示した回路に電圧切換え回路を追加した構成とすることにより、3値ドライバで5値の出力を可能にしている。即ち、走査駆動ICは、シフトレジスタ800、ラッチ801、デコーダ802、レベルシフタ/高耐圧3値ドライバ803及びアナログスイッチ810、811を含む。この走査駆動ICでは、デコーダ804へモード切替え信号MODEと極性反転信号PCとが入力され、ラッチ801へストローブ信号STBが入力され、シフトレジスタ800へデータ信号DATAとシフトクロック信号CLKとクリア信号CLRとが入力される。

【0093】前記走査駆動ICの動作を以下に示す。シフトレジスタ800へ入力される2ビットデータ信号DATAとシフトクロック信号CLKにより、シフトレジスタ800に2ビットのデータをセットする。次に、ス

(10)

特開2001-228459

18

17
 トロープ信号STBにより、シフトレジスタ800のデータをラッチ801でラッチする。ラッチされた2ビットのデータ信号DATA、極性反転信号PC及びモード切替え信号MODEにより、デコーダ802がこの2ビットデータ信号DATAをデコードし、レベルシフタ/高耐圧3値ドライバ803を駆動する。レベルシフタ/高耐圧3値ドライバ803は、 V_{r1} 、 V_{r2} 、GNDの3値のうち、任意の電圧値を出力する。

【0094】電圧 V_{r1} と V_{r2} は、アナログスイッチ810、811によって電圧 V_1 と V_2 、 $V_1/2$ と $V_2/2$ に切り換えられる。この切換えを選択期間に行うことにより、選択パルスの電圧を V_2 に設定することが可能となる。

【0095】次に、図10に示す駆動波形を出力する信号駆動ICの内部回路を図12に示す。信号駆動ICは、図9に示した回路と基本的には同じ構成であり、シフトレジスタ900、ラッチ901、コンパレータ902、デコーダ903、レベルシフタ/高耐圧ドライバ904、カウンタ905及びアナログスイッチ914を含む。この信号駆動ICでは、デコーダ903へ出力禁止信号OEと極性反転信号PCとが入力され、ラッチ901へストロープ信号STBが入力され、シフトレジスタ900へ8ビットのデータ信号DATAとシフトクロック信号CLKとクリア信号CLRとが入力され、カウンタ905へクロック信号CCLKとクリア信号CCLRとが入力される。

【0096】前記信号駆動ICの動作について説明する。シフトレジスタ900へ入力される8ビットデータ信号DATAとシフトクロック信号CLKにより、シフトレジスタ900に8ビットのデータをセットする。次に、ストロープ信号STBにより、シフトレジスタ900のデータはラッチ901にラッチされる。ここで、カウンタ905へ入力されるクロック信号CCLKにより、その8ビットの出力をゼロからカウントアップする。コンパレータ902は、ラッチ901の出力とカウンタ905の出力とを比較し、ラッチ901の出力が大きい場合、ハイレベルの信号を出力する。また、カウンタ905のカウントアップが進み、ラッチ901の出力が小さくなると、ローレベルの信号を出力する。そして、コンパレータ902の出力、出力禁止信号OE及び極性反転信号PCにより、デコーダ903からレベルシフタ/高耐圧ドライバ904を駆動するための信号が出力される。

【0097】電圧 V_{c1} は、アナログスイッチ914によって電圧 V_1 と V_2 に切り換えられる。この切換えを選択期間に行うことにより、選択パルスの電圧を V_2 に設定することが可能となる。

【0098】このように、互いに異なる電圧値の複数の電源から供給される電圧を選択可能なアナログスイッチを挿入することにより、ドライバとして、出力がそれぞ

れ3値、2値のものを使用でき、コスト上昇を抑えることができる。

【0099】(マトリクス駆動の例3) 前記例1、2では、各走査電極ごとにリセットを行っていたのに対して、ここで説明する例3では、各走査電極領域に含まれる全走査電極を一括してリセットする全面リセット方式である。図13にその駆動波形を示す。この方式では、駆動ICに電圧切換え手段を設けることにより、必要な出力電圧数はロウ側2値、カラム側2値となる。

【0100】まず、全画面を一旦リセットする。このとき、駆動ICから出力するリセットパルス $\pm V_R$ の電圧値は V_1 であるが、全画面同時に印加するため、全ての駆動ICの高圧入力電圧を V_1 にすればよい。そして、各走査電極を順番に走査していくときには、駆動ICの高圧入力電圧を $V_1/2$ に切り替えておく。

【0101】LCD2が前選択期間にあるとき、ロウ1及びロウ3には同じ位相のパルス電圧 $+V_1/2$ を印加し、ロウ2のみ異なる位相のパルス電圧 $+V_1/2$ を印加する。このとき、カラムにはロウ2と同じ位相のパルス電圧 $+V_1/2$ を印加すると、LCD2には電圧ゼロが、LCD1、3には電圧 $\pm V_{c0} = \pm V_1/2$ の維持パルスが印加される。

【0102】LCD2が選択パルス印加期間にあるときは、ロウ1、ロウ2、ロウ3ともに電圧 $+V_1/2$ のパルスを印加する。カラムに印加するデータパルスとの電圧差($\pm V_2$ 又はゼロ)が電圧 $\pm V_{se1}$ の選択パルスとしてLCD2に印加される。カラムに印加するデータパルスの形状を変化させることで、選択パルスのパルス幅を変化させることができる。

【0103】後選択期間では、前選択期間と同様にしてロウ1～3及びカラムにパルスを印加する。

【0104】リセット期間、選択期間及び維持期間以外の期間は、各走査電極には、前選択期間及び後選択期間に信号電極から印加するデータパルスと同じ位相の波形を印加し、他の走査電極の選択パルス印加期間には電圧 $+V_1/2$ のパルスを印加する。こうすることによって、この部分の液晶には、画像データに応じて、選択パルスと同じパルス幅で、電圧 $\pm V_1/2$ のクロストーク電圧が印加される。このクロストーク電圧は、パルス幅が狭いため、液晶の表示状態には影響を及ぼさない。

【0105】以上のパルス電圧の印加を各走査電極に対して順次繰返し実行することにより、画像表示を行うことができる。勿論、部分書き換えも可能である。

【0106】この例3では、駆動ICに必要な出力電圧数は、ロウ側が3値(V_1 、 $V_1/2$ 、GND)、カラム側が3値(V_1 、 $V_1/2$ 、GND)となるが、電圧 V_1 は全面リセット時のみ必要となる。このため、前記例2で説明したのと同様に、アナログスイッチ等の電圧切換え手段で、リセット期間とそれより後の期間とで

(11)

特開 2001-228459

20

19
電圧を切り換えて供給することにより、リセット時にはロウ側 2 値 (V1、GND)、カラム側 2 値 (V1、GND)、選択時にはロウ側 2 値 (V1/2、GND)、カラム側 2 値 (V1/2、GND) で交換が可能となる。従って、ドライバのコストをさらに低減することができる。

【0107】(マトリクス駆動の例 4) 図 14 に、液晶の捻れが戻る時間をより長くとれる駆動波形を例 4 とし示す。ここでは、選択期間は電圧 $\pm V/2$ のパルスが印加される期間と、電圧 $\pm V/2$ の選択パルスが印加される期間とで構成されている。電圧 $\pm V/2$ のパルスは、クロストークと同じ電圧、形状のもので、このときに印加する走査波形及びデータ波形もクロストーク期間に印加するものと同じである。このような波形を印加することによって、選択期間では電圧ゼロの時間がより長くなるため、液晶の捻れが戻る時間は、液晶の捻れが戻る時間よりも短くすることができるため、画面書換え速度を速くすることが可能になる。

【0108】なお、駆動 IC としては例 1 に示した回路 (図 8、図 9 参照) と同様のものが使用できる。

【0109】(他の実施形態) なお、本発明に係る駆動方法及び液晶表示装置は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【0110】特に、液晶表示素子の構成、材料、製造方法や、駆動回路の構成等は任意である。

【図面の簡単な説明】

【図 1】液晶表示素子の一例を示す断面図。

【図 2】前記液晶表示素子のフィルム基板上に柱状構造物及びシール材を形成した状態を示す平面図。

【図 3】前記液晶表示素子の製作工程を示す説明図。

【図 4】前記液晶表示素子の駆動回路を示すブロック図。

【図 5】本発明に係る駆動方法の原理を示す説明図。

【図 6】本発明に係る駆動方法における基本的な駆動波形を示すチャート図。

【図 7】駆動例 1 における駆動波形を示すチャート図。

【図 8】駆動例 1 で使用される走査駆動 IC の回路を示すブロック図。

10 【図 9】駆動例 1 で使用される信号駆動 IC の回路を示すブロック図。

【図 10】駆動例 2 における駆動波形を示すチャート図。

【図 11】駆動例 2 で使用される走査駆動 IC の回路を示すブロック図。

【図 12】駆動例 2 で使用される信号駆動 IC の回路を示すブロック図。

【図 13】駆動例 3 における駆動波形を示すチャート図。

20 【図 14】駆動例 4 における駆動波形を示すチャート図。

【符号の説明】

100…液晶表示素子

113, 114…電極

116…カイラルネマティック液晶

131…走査駆動 IC (ドライバ)

132…信号駆動 IC (ドライバ)

810, 811, 914…アナログスイッチ

Tr…リセット期間

Ts…選択期間

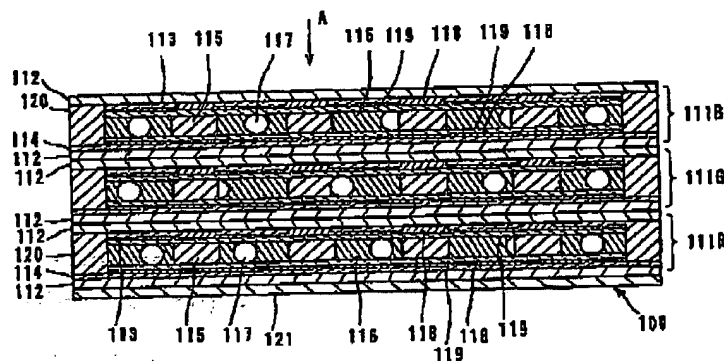
30 Ts1…前選択期間

Ts2…選択パルス印加期間

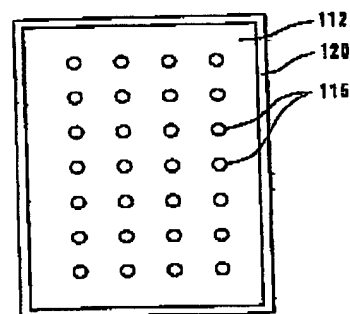
Ts3…後選択期間

Tc…維持期間

【図 1】



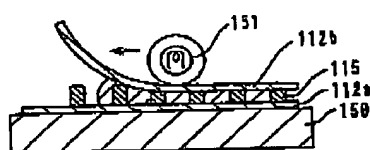
【図 2】



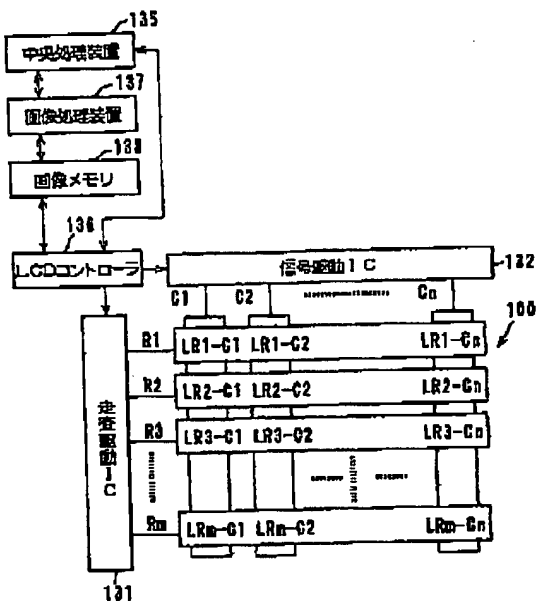
(12)

特開2001-228459

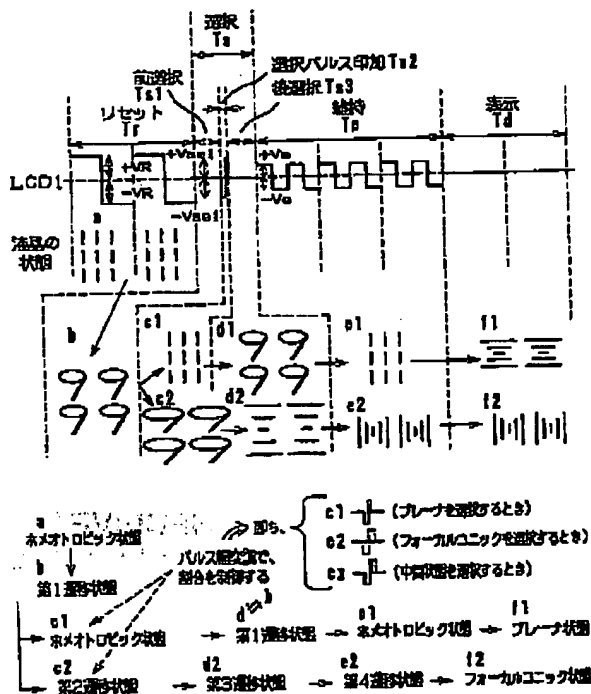
【図3】



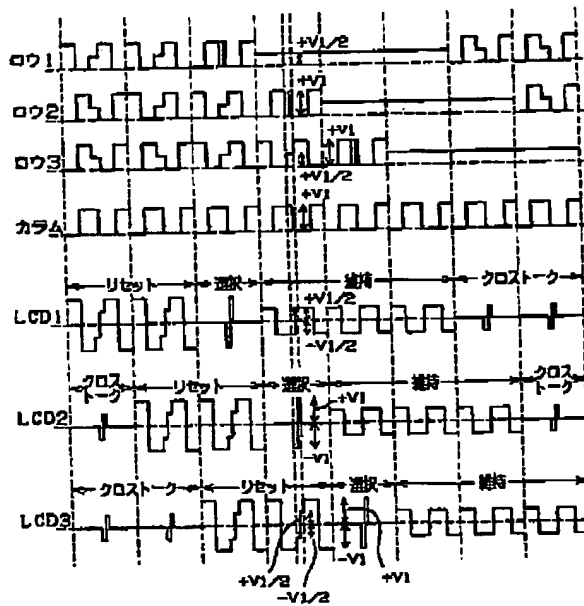
【図4】



【図5】



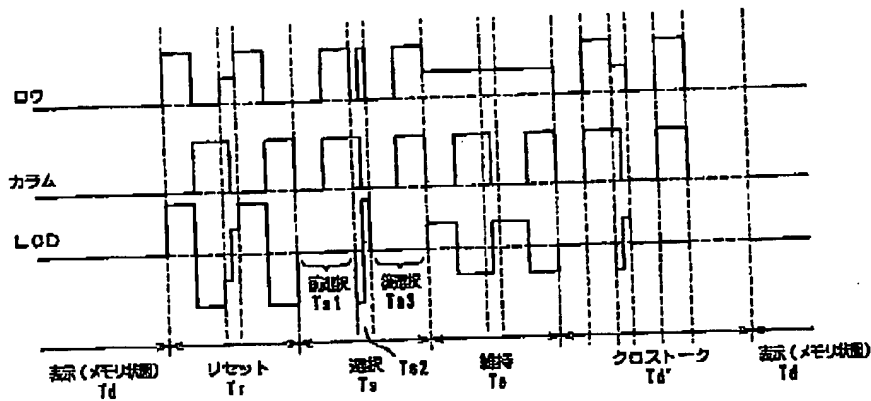
【図7】



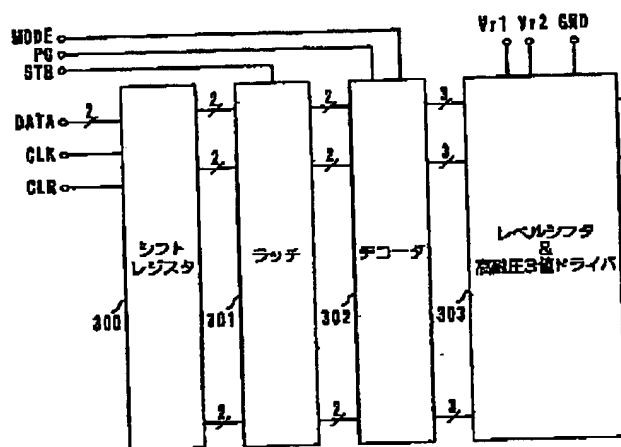
(13)

特開 2001-228459

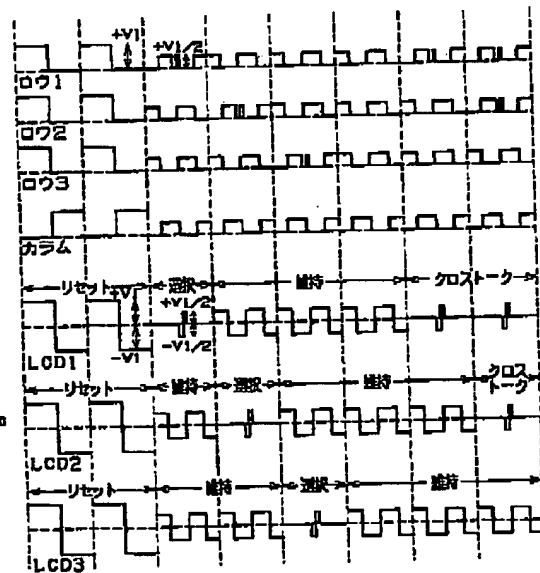
【図6】



【図8】



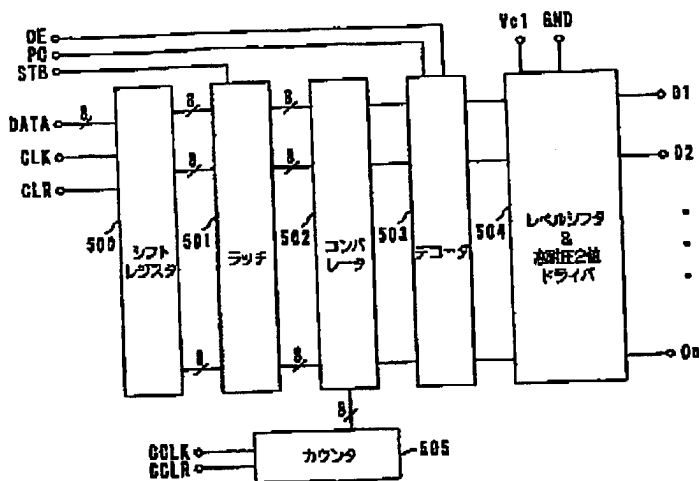
【図13】



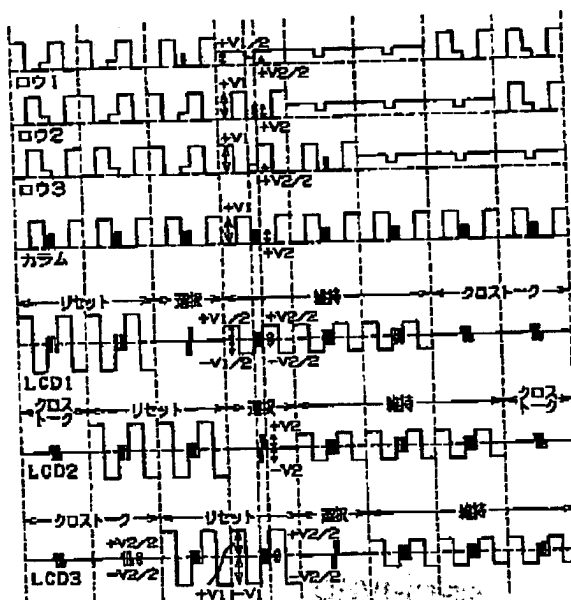
(14)

特開 2001-228459

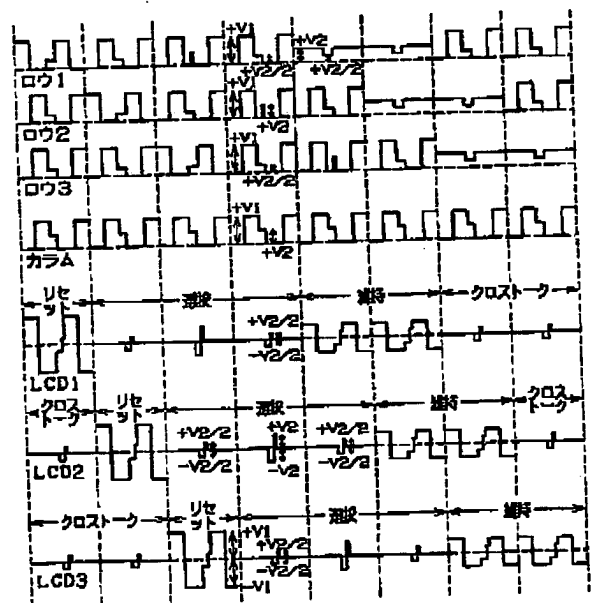
【図 9】



【図 10】



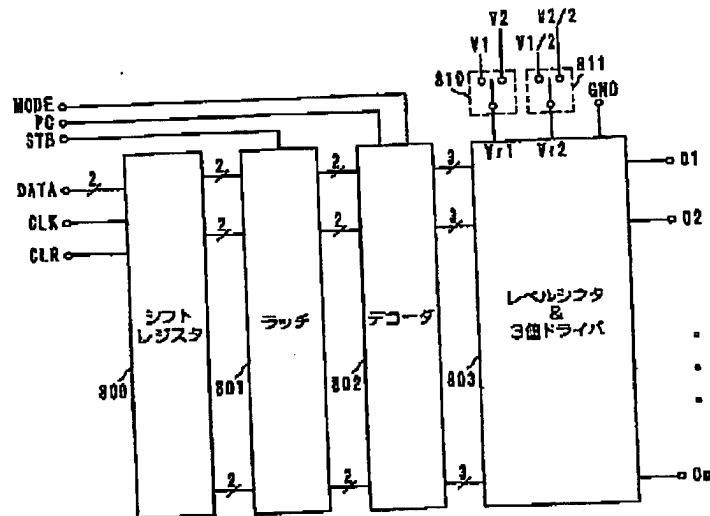
【図 14】



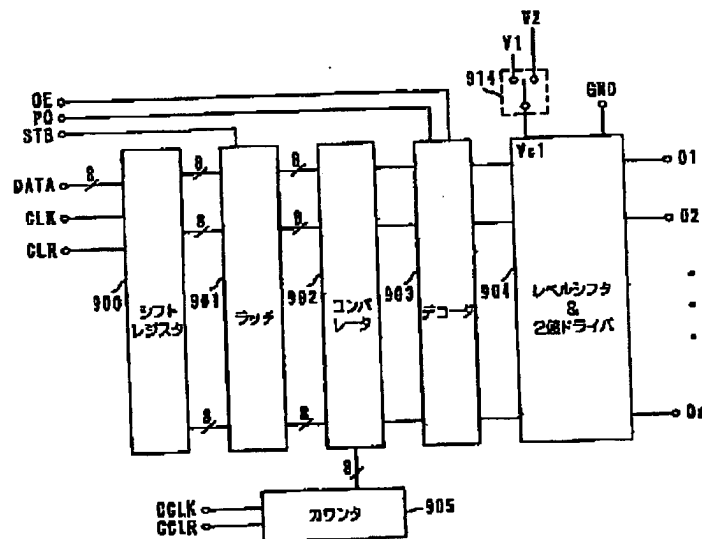
(15)

特開 2001-228459

【図 1 1】



【図 1 2】



(16)

特開 2001-228459

フロントページの続き

Fターム(参考) 2H093 NA14 NA43 NA56 NC22 NC25
NC26 NC27 ND06 ND49 NF09
NF14
5C006 AA15 AA22 AF31 AF42 AF43
BA11 BB08 BB12 BF03 BF04
BF14 BF26 BF46 FA41 FA51
5C080 AA10 BB05 BB08 CC03 DD22
DD27 EE29 EE30 JJ02 JJ04
JJ05